



Compte Rendu du comité de pilotage du Réseau des Électroniciens de la région Occitanie

Jeudi 12 décembre 2024 à 10h00 en présentiel à Montpellier (LIPM)

Présents : Christian Pertel, Stéphane Martin (secrétaire), Jérémie Salles, Rémi Jélinek, Omar Gabella, Olivier Negro, Lahcen Farhi, Xavier Le Goff, Fabien Marco.

Excusés : Jean-Louis Druilhe.

Absents : Aude Salager, Camille Hazard, Michel Dupieux, Fanny Verhille.

Sommaire

Organisation du CPR e- en 2025 :	2
Formations pour 2025 :	2
CEM (Lahcen et Stéphane) :	3
SoC Xilinx/ VHDL (Omar, Jérémie et Christian) :	3
Atelier FPGA Altera/ Verilog (Omar, Jérémie) :	3
Microcontrôleurs (Jean-Louis) :	3
KiCAD (Stéphane, Arnaud) :	4
Electronique générale (Stéphane) :	5
Python Qt (Omar, et Jérémie) :	5
LabVIEW (Omar , Jérémie, Fabien) :	5
Atelier Brasage composants (Christian) :	5
Visite manips. du L2C (Labo C. Coulomb) : 15h30 - 16h30	5
Prochaines rencontres régionales :	5
Questions diverses :	5

t en visio au laboratoire Laplace

Organisation du CPR e- en 2025 :

Analyse et remplissage du fichier « Organisation du CPR e- d'Occitanie v0.docx » (<https://resana.numerique.gouv.fr/public/perimetre/consulter/255909?information=22398975>) qui doit permettre de mieux répartir les tâches à accomplir au sein du comité de pilotage. Cela devrait permettre de fluidifier le fonctionnement, et ne pas avoir à se poser toujours la question de qui doit faire quoi. Un tableau récapitule les actions sur lesquelles chacun se positionne. **Merci aux absents de renseigner ce document.**

Point sur nos 3 listes de diffusion (rde-cpr-occitanie@services.cnrs.fr, reseau-des-electroniciens-dr13@services.cnrs.fr, reseau-des-electroniciens-dr14@services.cnrs.fr). Pour la liste CPR, il est possible de voir la liste des membres du réseau d'Occitanie en étant abonné et sans être administrateur. Ce n'est pas le cas pour les 2 autres listes, il faudrait s'y pencher (Jérémy, Christian).

Chacun des membres du CPR doit pouvoir se connecter à Resana et sur le site Web pour amender des documents ou articles). Il sera sans doute utile d'établir un modèle pour les articles sur les actions et formations du réseau.

Concernant le rôle du correspondant régional, Xavier et Jérémy seraient candidats pour la DR13, en remplacement du départ de Lahcen en Avril, mais cette fonction sera-t-elle maintenue ? Peut-être une réponse aux Assises les 17-18 décembre.

Formations pour 2025 :

Coté Toulouse, il faudrait se mettre en relation avec les services de la FP des universités, avec les FP DR14 pour informer et expliquer nos actions de mise en place de formations. Cela pourrait nous offrir des opportunités de financement de celles-ci. Mettre aussi les COFO (COrrispondants FOrmation dans les labos) dans la boucle, lors de nos diffusion de plan de formation annuel.

Pour 2025, voici le point de nos projets d'actions et formations :

CEM (Lahcen et Stéphane) :

Date du 25 au 27 mars à l'OMP (IRAP – salle LYOT). Il y a 7 réponses positives sur 10. 4 DR13 et 3 DR14. Coût 7200,00 € HT pour 3 jours et 12 pers.

Action : Lahcen va demander à la FP DR14 pour les pauses café.

Stéphane va faire une relance des pré-inscriptions auprès de tous les membres du réseau régional. Prévoir l'article à mettre en ligne et le diffuser pour finaliser les inscriptions.

SoC Xilinx/ VHDL (Omar, Jérémie et Christian) :

Réunion avec Omar, Christian, S.Letourneur et A.Boujrad (intervenants formation) avec comme base programme ANF Xilinx/VHDL allégé en 3 jours ([voir annexe 1](#)). Il y aura 2 ou 3 intervenants (nord de la France) en fonction du budget et du nombre de participants. Les 20 kits seront fournis. Les stagiaires devront amener leur PC portable avec les outils installés.

Action : Omar va relancer des formateurs pour avoir leurs dispo pour définir les dates de stages. Lieu à définir. Attendre les inscriptions pour savoir ? Voir les réponses au sondage. Sur Montpellier, c'est plus accessible pour les intervenants hors Occitanie. L'estimation du coût est de 3000 € (missions des intervenants). Selon la salle et le nombre d'intervenants, la formation peut accueillir 15 pers sur 3j. Rajouter les frais de formation interne.

Atelier FPGA Altera/ Verilog (Omar, Jérémie) :

6 demandes à ce jour. Les intervenants (Christophe Hoffman et Florian Mugler) pour une durée d'un jour. Les kits seront fournis. Les stagiaires (principalement DR14) devront amener leur PC portable avec les outils installés. Maximum 20 pers. Découverte d'une technologie. Les organisateurs devront trouver un oscilloscope par poste (10 max.)

Programme en [annexe 2](#)

Action : faire la demande de budget avant de définir les dates. Compter environ 1300 € pour les missions des 2 intervenants (frais de formation interne non mentionné).

Microcontrôleurs (Jean-Louis) :

Un compte rendu à chaud suite à la visio partagées avec Pascal Bouscasse (formateur STM32), Sébastien Salas (Cap'Tronic), Arnaud et moi même. Pascal Bouscasse basé à Aix-en-Provence est électronicien de métier et travaille chez STMicroelectronics sur les solution ST33 Secure MCUs.

La formation proposée est au format de 3 jours avec une demi-journée très pratique réservée aussi aux attentes techniques des participants pour répondre à leurs besoins immédiats. L'environnement qui sera utilisé est STM32CubeIDE plus propice à utiliser les bibliothèques HAL pour bénéficier plus vite des ressources des microcontrôleurs. Il veut éviter l'utilisation de l'environnement VSCode plus propice à un codage de type bare metal plus chronophage. L'environnement STM32CubeIDE propose une interface de paramétrage très exhaustive qui devrait répondre à pas mal d'attentes et qui semblerait déconcertante pour les personnes habituées à d'autres expériences.

La formation s'adresserait à des débutants ou des personnes en attente de perfectionnement car Mr Bouscasse prévoit aussi des additifs pour les personnes qui avanceraient plus vite. Le seul prérequis nécessaire serait une connaissance du langage C sans approfondissement particulier. Il considère que les participants débutants à la fin

de la formation sont en mesure d'éviter tous les pièges du code C appliqué aux STM32 avec l'environnement STM32CubeIDE. Il propose de nous transmettre une liste de tous les items possibles avec ce type de microcontrôleur pour que les personnes intéressées qui seront recontactées, puissent afficher une pondération de 1 à 9 selon leurs intérêts respectifs. C'est à partir de ce retour qu'il dimensionnera la formation sur le temps à consacrer à tous les aspects du STM32 en privilégiant les attentes des participants qui auront répondu favorablement. Ce qui a été évoqué en visio concerne les bus de communication, les GPIO, les ADC et leurs relations avec un canal DMA mais le détail nous sera communiqué dès aujourd'hui ou demain.

Le kit retenu est une carte Nucleo de type STM32L152RE associé à une carte d'extension pour y relier des capteurs ou autres périphériques. Mr Bouscasse propose de fournir un ensemble de composants (carte Nucleo, extension, potentiomètre,...) à chaque participant avec un coût supplémentaire par personne qui serait autour de 70 €. Ce kit laissé à la disposition des participants est évidemment une option mais constituera le support matériel de cette formation.

Aspects pratiques :

- formation sur 3 jours
- 7 heures par jour de 9H00 à 12H30 et de 13H30 à 17H00
- 2 pauses café
- Installation de l'environnement STM32CubeIDE avant la formation sur PC de la salle utilisée ou portables (droit d'administrateur demandé)
- Installation du package L1 : <https://github.com/STMicroelectronics/STM32CubeL1> (à faire le premier jour ou avant)
- Créer un compte STM32 avant de démarrer la formation avec identifiant et mot de passe
- Si portable non équipé de prise USB de type A, avoir avec soi un hub pour un raccord de type C vers type A
- **NOMBRE de participants maximal : 10**
- Offre de prix en attente pour une formation à Toulouse donc qui tiendra compte du plus grand trajet pour Mr Bouscasse.

Formation possible :

- en janvier
- en février pour la dernière semaine
- en mars pour la première semaine et les dernières semaines du 24 au 28 ou du 31 mars au 2 avril

Voir avec Arnauld pour la partie ESP32.

KiCAD (Stéphane, Arnauld) :

Minimum 2 jours ou 3 jours (en 2 fois sur deux dates espacées < 15j : 2j +1j). Possible dans le premier semestre 2025 pour Arnauld. Prévoir 450 € max (3j à 150 €). Après mars, ce serait à la version 9 de KiCAD.

Pour 10 personnes, ce serait possible au LAPLACE-DR14, à voir en fonction du nombre et de l'origine géographique des demandeurs. Il faudra juste que les stagiaires viennent avec un PC portable.

Electronique générale (Stéphane) :

Pas suffisamment de réponses (juste 3) pour monter une formation, et les demandes sont trop diverses.

Python Qt (Omar, et Jérémie) :

A.Lasfar (CEMES) a proposé un programme préliminaire, voir [annexe 3](#)

Action : Faire une visio avec A. Lasfar (CEMES) en janvier pour définir le programme.

LabVIEW (Omar , Jérémie, Fabien) :

Envisager une séquence sur 2j avec un intervenant de NI compte tenu de la nouvelle politique tarifaire d'Emerson ? 8 demandes de perfectionnement donc des stagiaires déjà équipés en licence. Présence de NI à AlpesVIEW.

Atelier Brasage composants (Christian) :

Pas d'avancée particulière. Il n'y aurait pas de besoin de financement. Cela pourrait se coupler avec un atelier FPGA/Altera, par exemple, pour diminuer les déplacements, accroître le nombre de participants.

Action : Prévoir une réunion d'organisation (Christian, Abdel Lasfar, et Olivier).

Visite manips. du L2C (Labo C. Coulomb) : 15h30 - 16h30

Prochaines rencontres régionales :

La prochaine rencontre aurait lieu à Toulouse sur 2 jours dans 1 ou 2 labos différents sur la base d'ateliers qui auront été identifiés parmi les besoins de formation (voir point 2). La suite du programme sera discuté à la prochaine réunion de janvier.

Questions diverses :

- A) Site WEB : Il faudrait prévoir une démo sur la prise en main du site web pour mettre en ligne un article (formations). Cela peut être fait au cours d'une réunion du CPR ou à un autre moment.

Action : Stéphane : Planifier la réunion avec la FP DR13 et DR14 dans la semaine du 13/01 au 17/01 présentiel et distanciel.

La prochaine réunion du comité de pilotage sera planifiée le 27/01/2025 après-midi (14h00) au LAPLACE.

Fin de la réunion à 17h15.



rde-cpr-occitanie@services.cnrs.fr

ANNEXE 1

Programme ANF PL-PSoC-XILINX (2025)**Demi-journée n°1 :Introduction sur les FPGA**

Cours : Introduction aux composants logiques programmables (FPGA/CPLD)
Cours :Introduction au langage VHDL

Demi-journée n°2 :Mise en œuvre d'un FPGA Artix

Cours : Méthodologie et introduction à la simulation fonctionnelle
TP :1^{er}projet : Réalisation d'une horloge et simulation fonctionnelle

Demi-journée n°3 :Flux de synthèse, programmation et debug sur cible

Cours :Du flux de synthèse à la programmation sur cible
TP : Implémentation des outils de « debug » avec une carte Cmod A7 Digilent

Demo *Projet* Logique Programmable (contrôle hardware) : Générateur de synchro 8 voies avec une carte Cmod A7 Digilent via un script python pour modifier la fréquence

Demi-journée n°4 :Mise en œuvre d'un FPGA SOC Zynq

Cours :Présentation de l'architecture Zynq
Cours :Outils de développement pour Zynq et notion d'IPs
Démonstration :Arborescence d'IPs et philosophie de développement

Demi-journée n°5 :Mise en œuvre d'un FPGA SOC Zynq

Cours :Création du design sur VIVADO et exportation vers VITIS
TP :Création d'un design FPGA codé en VHDL connecté au processeur Zynq codé en C

Demi-journée n°6 :Les périphériques des SOC

Cours : *Interface de communication* SPI, les possibilités d'interfaçage et avantage du processeur

Demo : Implémentation d'un DAC/ADC avec le bus SPI
 Visualisation des données sur PC via l'interface série

Demo *Projet* SOC(contrôle software) : Contrôle sur PC d'un moteur pas à pas dans l'environnement SOC avec une carte CORA Z7 Digilent.

ANNEXE 2

**INITIATION à la PROGRAMMATION FPGA
au travers de travaux pratiques****Date et Lieu** : À DEFINIR

Nombre de participants : 20 personnes au maximum (soit 10 postes de travail en binômes)

Durée : 1 journée**Prérequis** : **aucun** (*connaissance d'Arduino et FPGA non nécessaire).

Cette journée de formation permet aux non spécialistes de s'initier à la programmation de FPGA, sur la carte VIDOR 4000 (<https://store.arduino.cc/products/arduino-mkr-vidor-4000>). La programmation du FPGA est réalisée avec la version gratuite du logiciel Quartus. Il est souhaitable de venir avec un PC portable (OS Windows) avec les droits administrateur et logiciels pré-installés, si vous n'en possédez pas merci de le signaler au moment de l'inscription.

Descriptif de l'action :

10 postes, équipés d'une carte MKR VIDOR 4000 et d'un oscilloscope, permettront d'effectuer les travaux pratiques. La carte MKR VIDOR 4000 regroupe un microcontrôleur SAM D21 (langage Arduino) et un FPGA Cyclone 10 (langage Verilog). Elle permet de combiner performance (200MHz) et faible coût (90€). Ceci la rend facilement accessible aux agents des plus petites équipes ou structures.

Points clés :

- Programmation d'un FPGA avec la version gratuite du logiciel Quartus.

Programme et horaires:

8h30 : Accueil des participants

9h : Début de la formation :

- Prise en main de la carte et des logiciels
- Programmation graphique
- Programmation en langage Verilog

12h : Pause midi (repas commun)

13h : Reprise de la formation :

- Programmation en langage Verilog (suite)
- Applications instrumentales :
 - Génération de signaux
 - Mesures temporelles
 - 17h Fin de la formation

ANNEXE 3

Formation développement d'IHM avec PyQt5

Cette offre de formation permettrait aux participants d'acquérir des compétences pratiques en Python pour interagir avec des systèmes embarqués, tout en développant des interfaces utilisateur interactives applicable aux projets de recherche.

Je souhaite aborder les aspects techniques suivants : environnement virtuel, communication série, traitement et affichage de données sur un graphique en temps réel tout en offrant une approche progressive et pratique.

Offre de Formation : Développer une Interface Homme-Machine avec PyQt5 et mettre en œuvre une communication série avec Python

Durée : 2 jours
Lieu : En présentiel, au CEMES, CNRS, Toulouse
Public cible : Électroniciens, ingénieurs et techniciens travaillant sur des systèmes embarqués, des capteurs ou des interfaces série pour la collecte et l'analyse de données.
Prérequis : Connaissances de base en communication série et programmation Python.

Objectifs de la formation :

À la fin de la formation, les participants seront capables de :

1. **Installer et configurer un environnement virtuel Python** et gérer plusieurs versions de Python pour différents projets.
2. **Maîtriser l'utilisation de l'IDE PyCharm** pour développer, déboguer et gérer des projets Python de manière efficace.
3. **Utiliser les bibliothèques Python pyserial(ou serial)** pour établir une communication série avec un système externe, tel qu'un microcontrôleur ou un capteur.
4. **Afficher les données en temps réels** sur un graphique interactif avec **PyQt5** et **PyQtGraph**.
5. **Manipuler et traiter les données** à l'aide de **NumPy** pour effectuer des calculs et sauvegarder les résultats dans un fichier texte pour un traitement ultérieur.
6. **Utiliser des composants interactifs de PyQt5**, tels que **DockArea** et **ParameterTree**, pour ajuster dynamiquement les paramètres d'acquisition et les afficher en temps réel sur l'interface.

Programme de la formation :

Demi-journée n°1 : Introduction à Python et à l'environnement virtuel

- Pourquoi et comment utiliser des environnements virtuels Python ?
- Installation et gestion de plusieurs versions de Python avec **pyenv** ou **conda**.
- Création et gestion d'un environnement virtuel isolé pour un projet Python.
- Installation des outils nécessaires au développement : **PyCharm**, **pyserial**, **pyqt5**, **pyqtgraph**, **numpy**, etc.

Demi-journée n°2 : Introduction à la communication série avec Python

- Présentation de la bibliothèque **pyserial**..
- Mise en place d'une liaison série avec un système externe (e.g. un microcontrôleur ou un capteur).
- Écriture, Lecture et envoi de données via la communication série.

- Développement d'une classe Python pour automatiser et structurer la gestion de la communication série.

Demi-journée n°3 : Affichage et traitement des données avec PyQt5, PyQtGraph et Numpy

- Introduction à **PyQt5** pour créer des interfaces graphiques en Python.
- Affichage des valeurs analogiques sous forme de graphique interactif avec **PyQtGraph**.
- Mise en œuvre d'un graphique dynamique pour visualiser les données en temps réel.
- Personnalisation de l'interface utilisateur : création et gestion des fenêtres, boutons, graphiques interactifs.
- Introduction à **NumPy** pour le traitement et la manipulation des données numériques.
- Opérations de base sur les tableaux NumPy.
- Sauvegarde des données traitées dans un fichier texte pour une analyse ultérieure.

Demi-journée n°4 : Interactivité et gestion des paramètres avec PyQt5

- Utilisation du **DockArea** pour organiser de manière flexible les éléments de l'interface graphique.
- Introduction au **ParameterTree** pour créer des interfaces permettant de modifier dynamiquement les paramètres d'acquisition en temps réel.
- Exemples pratiques : modification et gestion des paramètres en temps réel.

Journée n°5 : Ateliers pratiques et études de cas

- **Exercice 1 : Mise en place de la communication série et acquisition des données.**
 - Développement d'une liaison série pour acquérir des données analogiques et les afficher en temps réel sur un graphique.
- **Exercice 2 : Développement de l'interface homme-machine.**
 - Création d'une interface utilisateur pour afficher les valeurs acquises et permettre l'ajustement des paramètres d'acquisition en temps réel.
- **Exercice 3 : Sauvegarde et traitement des données.**
 - Traitement des données acquises avec **NumPy** et sauvegarde dans un fichier texte pour un traitement ou une analyse ultérieure.
- **Exercice 4 : Génération d'un exécutable.**
 - Création d'un fichier exécutable du programme afin de pouvoir le déployer sans dépendance à un environnement Python.
- Récapitulation des compétences acquises durant la formation.
- Discussion des applications possibles dans les projets de recherche, notamment pour la gestion des acquisitions, l'analyse des données et la création d'interfaces sur mesure pour les recherches scientifiques.
- Ouverture sur les possibilités d'extension des projets, telles que l'intégration d'autres types de capteurs, l'optimisation des processus de traitement de données.